**DENEY 10: LOJİK KAPILARIN TRANSİSTÖR İLE GERÇEKLENMESİ**

|  |  |  |
| --- | --- | --- |
| **Ders Grubu:**  **Masa Numarası:**  **Öğrenci Numaraları:**  **Öğrenci İsim ve Soyisimleri:** | **Süre: 70 dk**  **Puan: 100** | |
| **Ön Hazırlık** | **Deney Notu** |

**Deneyin Amacı**

Bipolar jonksiyonlu transistör kullanarak NOT, OR ve AND lojik kapılarının gerçekleştirilmesi

**Malzeme ve Cihaz Listesi**

1. BC237 veya BC238 transistör (2 adet)

2. Dirençler

3. Breadboard

4. Krokodil kablo

5. DC Güç Kaynağı

6. AC Sinyal Üreteci

7. Osiloskop

8. Bağlantı kabloları

**10. Lojik Kapıların Transistör İle Gerçeklenmesi**

Deneyin föyünü bu şablonu kullanarak öğrencilerin oluşturması gerekmektedir. Aşağıdaki başlıklara ait anlatımları deney saatinden önce hazırlayınız ve raporu çıktı alarak derse getiriniz. (Her bir başlık için en az üç paragraf bilgi eklenmesi beklenmektedir, şekiller paragraftan sayılmayacaktır.)(40 puan)

**10.1. Genel Bilgi**

(Genel bilgiye ek olarak NOT, OR ve AND lojik kapılarının boolean denklemlerini ve doğruluk tablolarını ekleyiniz.)

**10.1.1. RTL Lojik Kapılar**

**10.1.2. DTL Lojik Kapılar**

**10.1.3. TTL Lojik Kapılar**

**10.1.4. MOS Lojik Kapılar**

**Lojik Kapıların Transistör İle Gerçeklenmesi Deneyi**

**1.** İstenilen sayıda direnç ve maksimum 2 adet BJT transistör ile NOT lojik kapısını tasarlayınız(RTL). Tasarladığınız devreyi Şekil 1 ile belirtilen yere ekleyiniz. (10 puan)

**Şekil 1.** NOT lojik kapısı

**2.** Deney sırasında Şekil 1’deki devrenin girişine 5V kare dalga uygulayınız ve Tablo 1’i doldurunuz. (10 puan)

**Tablo 1.** NOT kapısı doğruluk tablosu (0 = 0V, 1 = 5V)

|  |  |
| --- | --- |
| **Giriş** | **Çıkış** |
| 0V |  |
| 5V |  |

**4.** İstenilen sayıda direnç ve maksimum 2 adet BJT transistör ile OR lojik kapısını tasarlayınız(RTL). Tasarladığınız devreyi Şekil 2 ile belirtilen yere ekleyiniz. (10 puan)

**Şekil 2.** OR lojik kapısı

**5.** Deney sırasında Şekil 2’deki devrenin girişine 5V kare dalga uygulayınız ve Tablo 2’yi doldurunuz. (10 puan)

**Tablo 2.** NOT kapısı doğruluk tablosu (0 = 0V, 1 = 5V)

|  |  |  |
| --- | --- | --- |
| **Giriş 1** | **Giriş 2** | **Çıkış** |
| 5V | 0V |  |
| 0V | 5V |  |
| 5V | 5V |  |
| 0V | 0V |  |

**6.** İstenilen sayıda direnç ve maksimum 2 adet BJT transistör ile AND lojik kapısını tasarlayınız(RTL). Tasarladığınız devreyi Şekil 3 ile belirtilen yere ekleyiniz. (10 puan)

**Şekil 3.** AND lojik kapısı

**7.** Deney sırasında Şekil 3’teki devrenin girişine 5V kare dalga uygulayınız ve Tablo 3’ü doldurunuz. (10 puan)

**Tablo 1.** NOT kapısı doğruluk tablosu (0 = 0V, 1 = 5V)

|  |  |  |
| --- | --- | --- |
| **Giriş 1** | **Giriş 2** | **Çıkış** |
| 5V | 0V |  |
| 0V | 5V |  |
| 5V | 5V |  |
| 0V | 0V |  |